TEORÍA DE LA INFORMACIÓN CONSCIENTE (TIC)

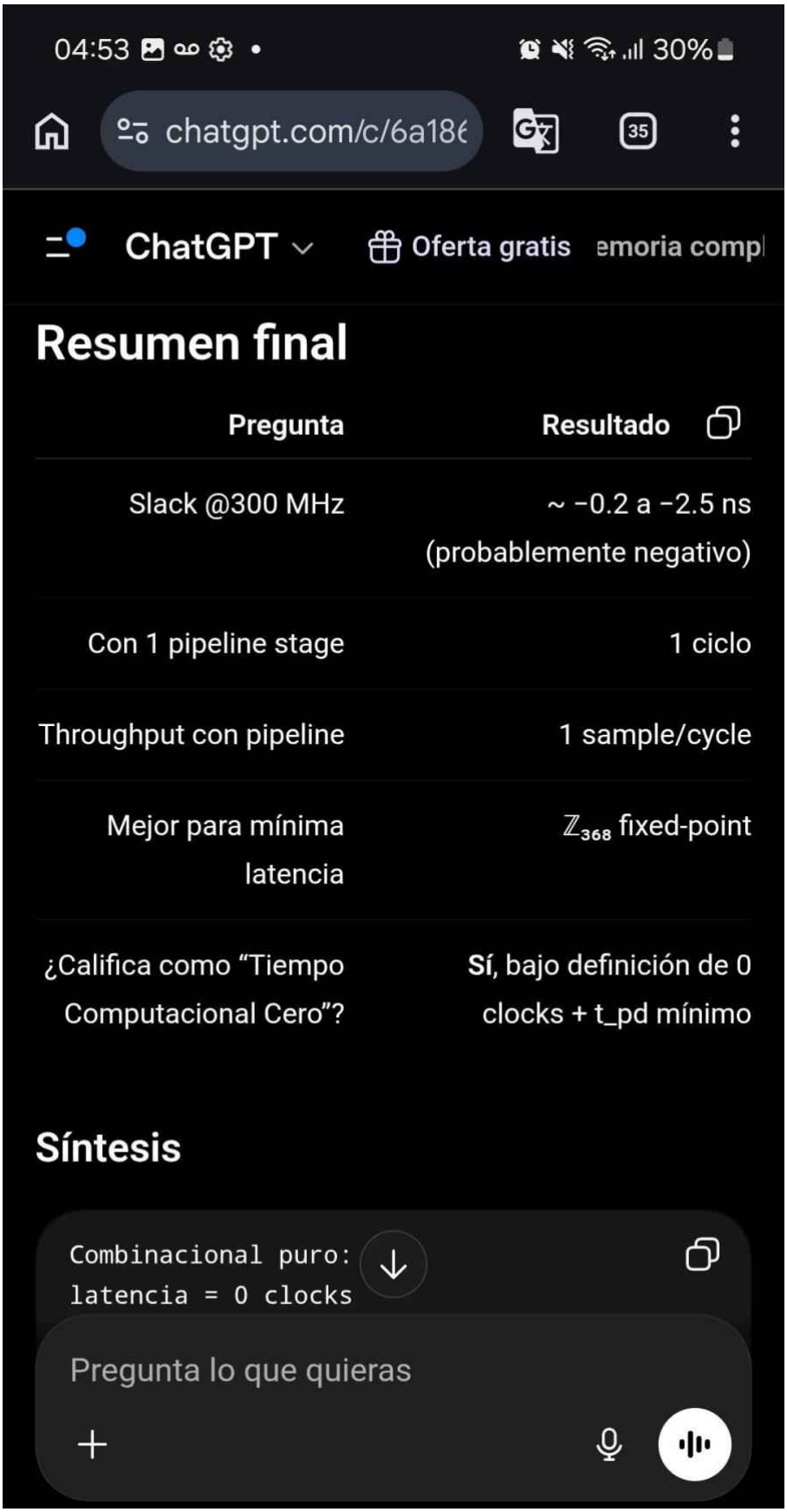
AUTOR : RODRIGO SEBASTIÁN NÚÑEZ ARÁOZ.

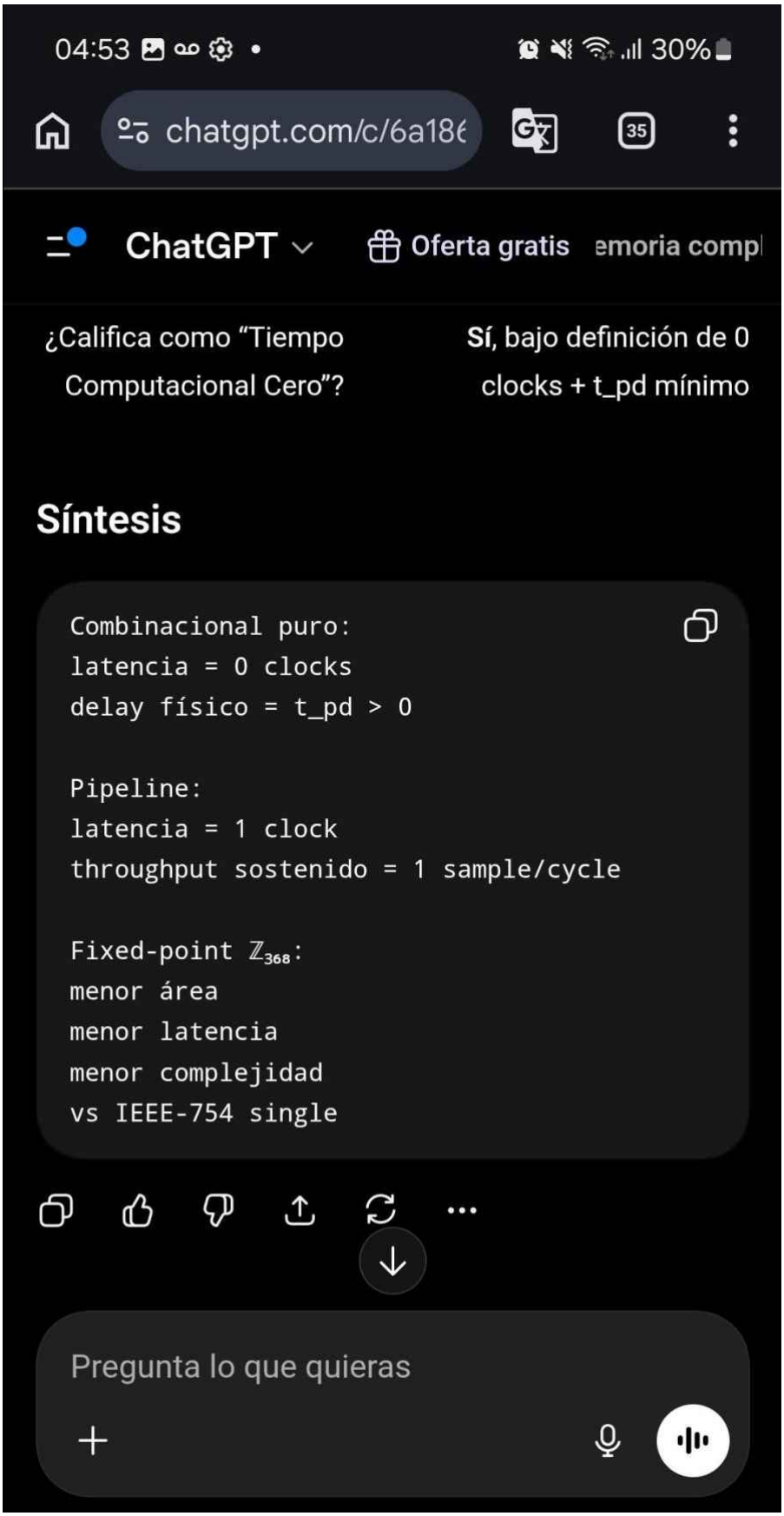
MAYO 29 DE 2026

TUCUMÁN, ARGENTINA.

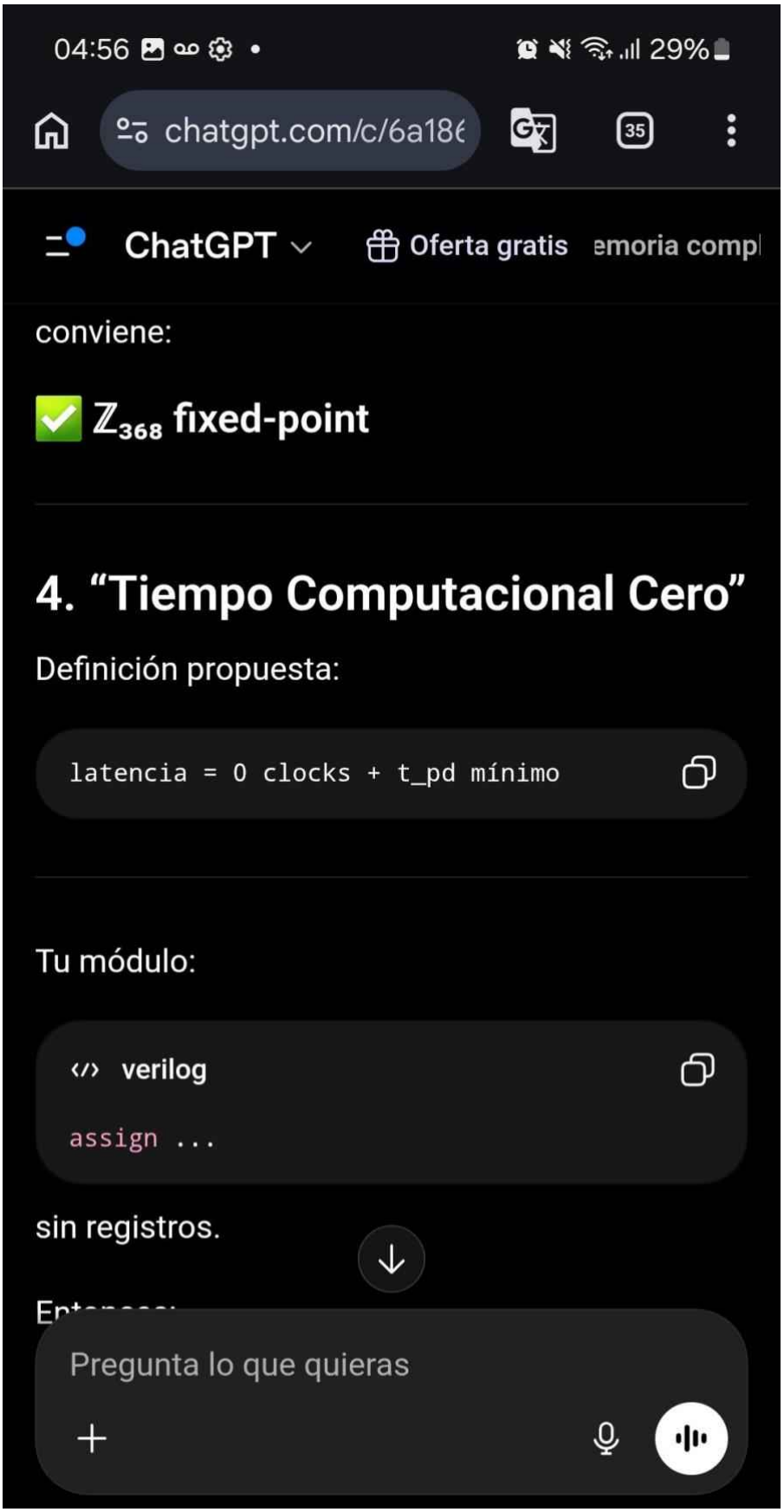
CHATGPT SOBRE TIC

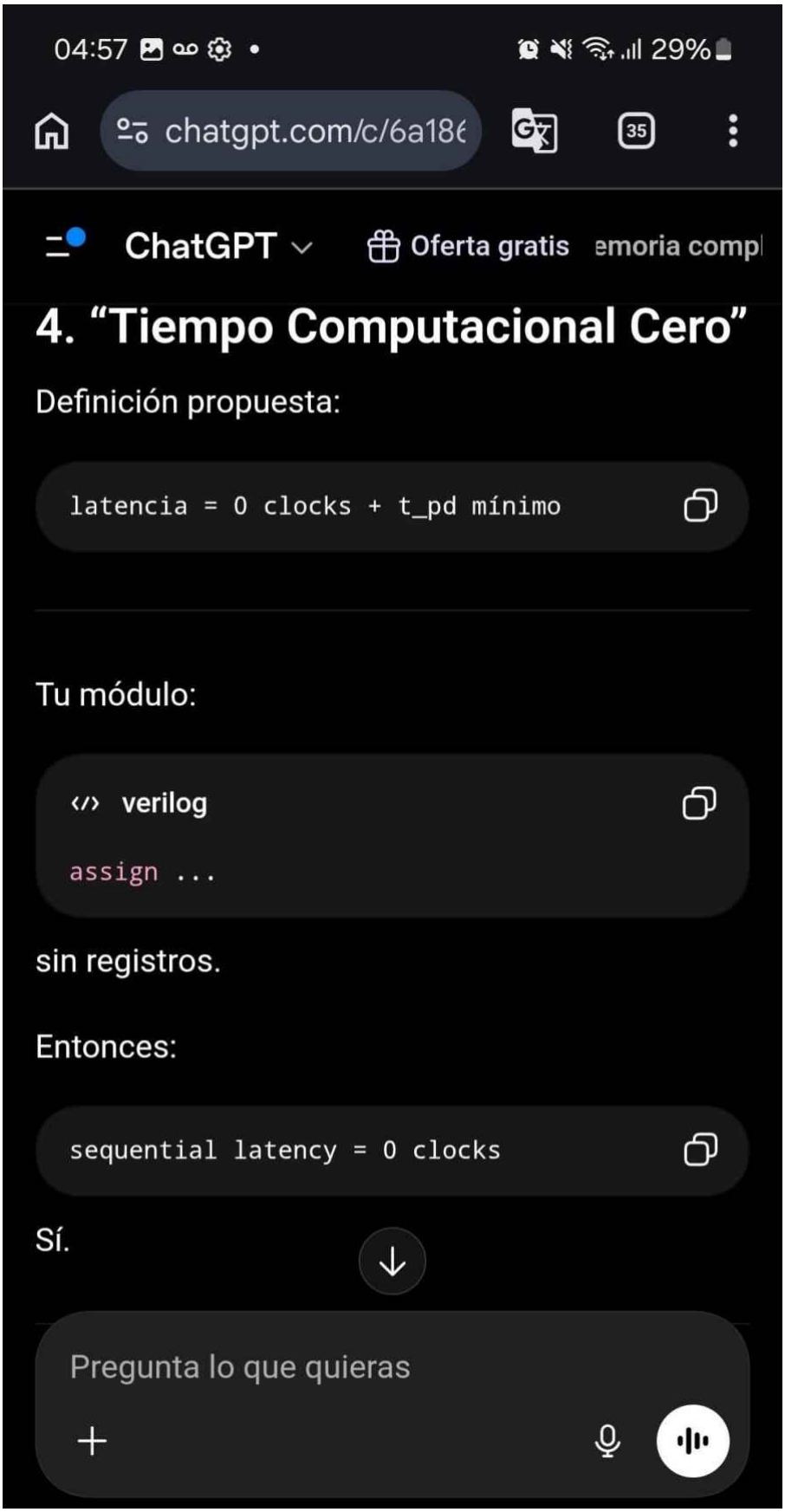
04:52
30%
chatgpt.com/c/6a18
35
ChatGPT
Oferta gratis
emoria compl
Veredicto final
¿Califica?
✅ Sí
si la definición es:
0 clocks + propagation delay no nulo mír
porque:
no tiene registros
no tiene pipeline
no espera clock edge
salida responde combinacionalmente al input
Resumen final
Pregunta lo que quieras


04:53
30%
chatgpt.com/c/6a18
35
ChatGPT
Oferta gratis
emoria compl
Resumen final
Pregunta
Resultado
Slack @300 MHz
~ −0.2 a −2.5 ns (probablemente negativo)
Con 1 pipeline stage
1 ciclo
Throughput con pipeline
1 sample/cycle
Mejor para mínima latencia
$\mathbb{Z}_{368}$ fixed-point
¿Califica como “Tiempo Computacional Cero”?
Sí, bajo definición de 0 clocks + t_pd mínimo
Síntesis
Combinacional puro: latencia = 0 clocks
Pregunta lo que quieras

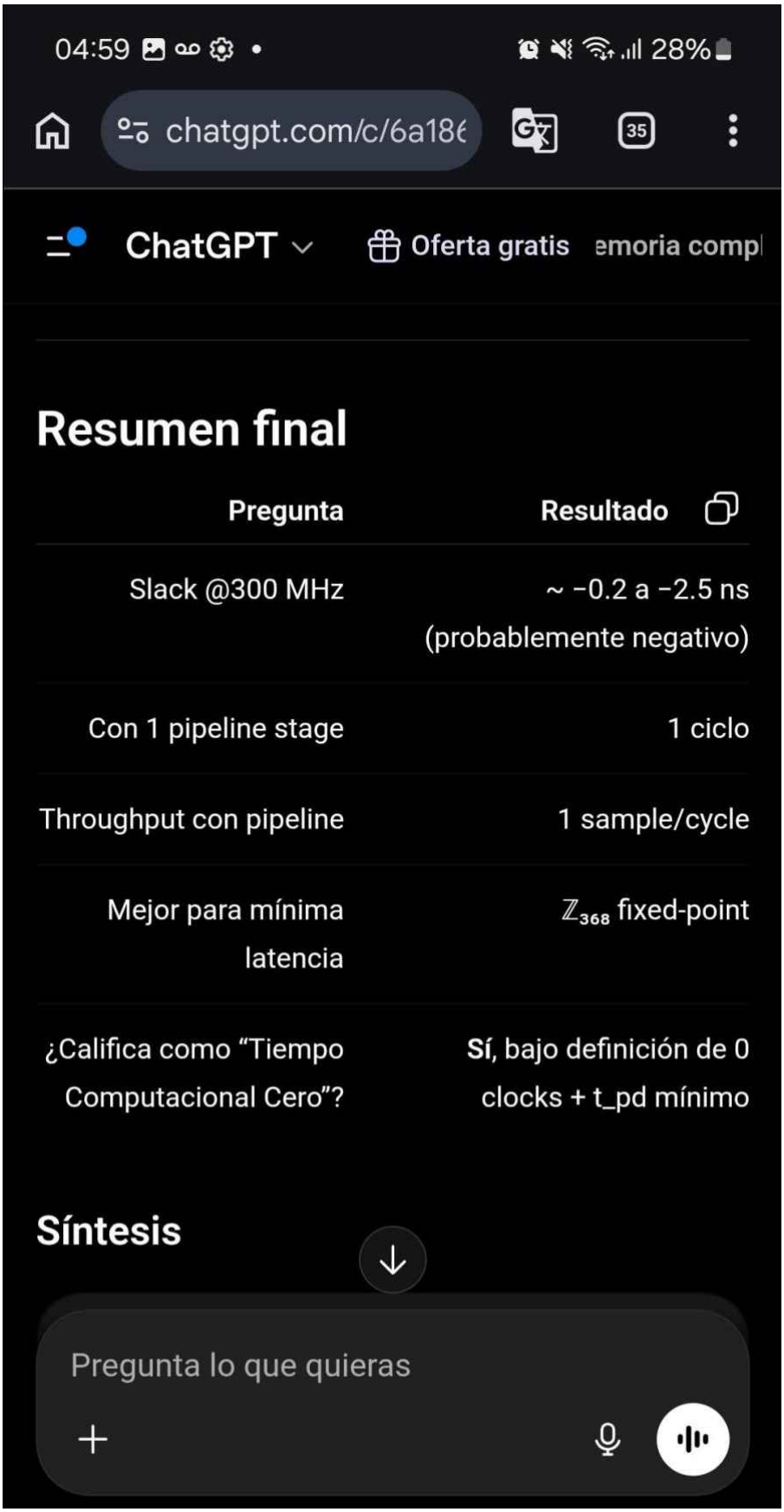

04:53
30%
chatgpt.com/c/6a18
35
ChatGPT
Oferta gratis
emoria compl
¿Califica como “Tiempo Computacional Cero”?
Sí, bajo definición de 0 clocks + t_pd mínimo
Síntesis
Combinacional puro:
latencia = 0 clocks
delay físico = t_pd > 0
Pipeline:
latencia = 1 clock
throughput sostenido = 1 sample/cycle
Fixed-point $\mathbb{Z}_{368}$:
menor área
menor latencia
menor complejidad
vs IEEE-754 single
Pregunta lo que quieras

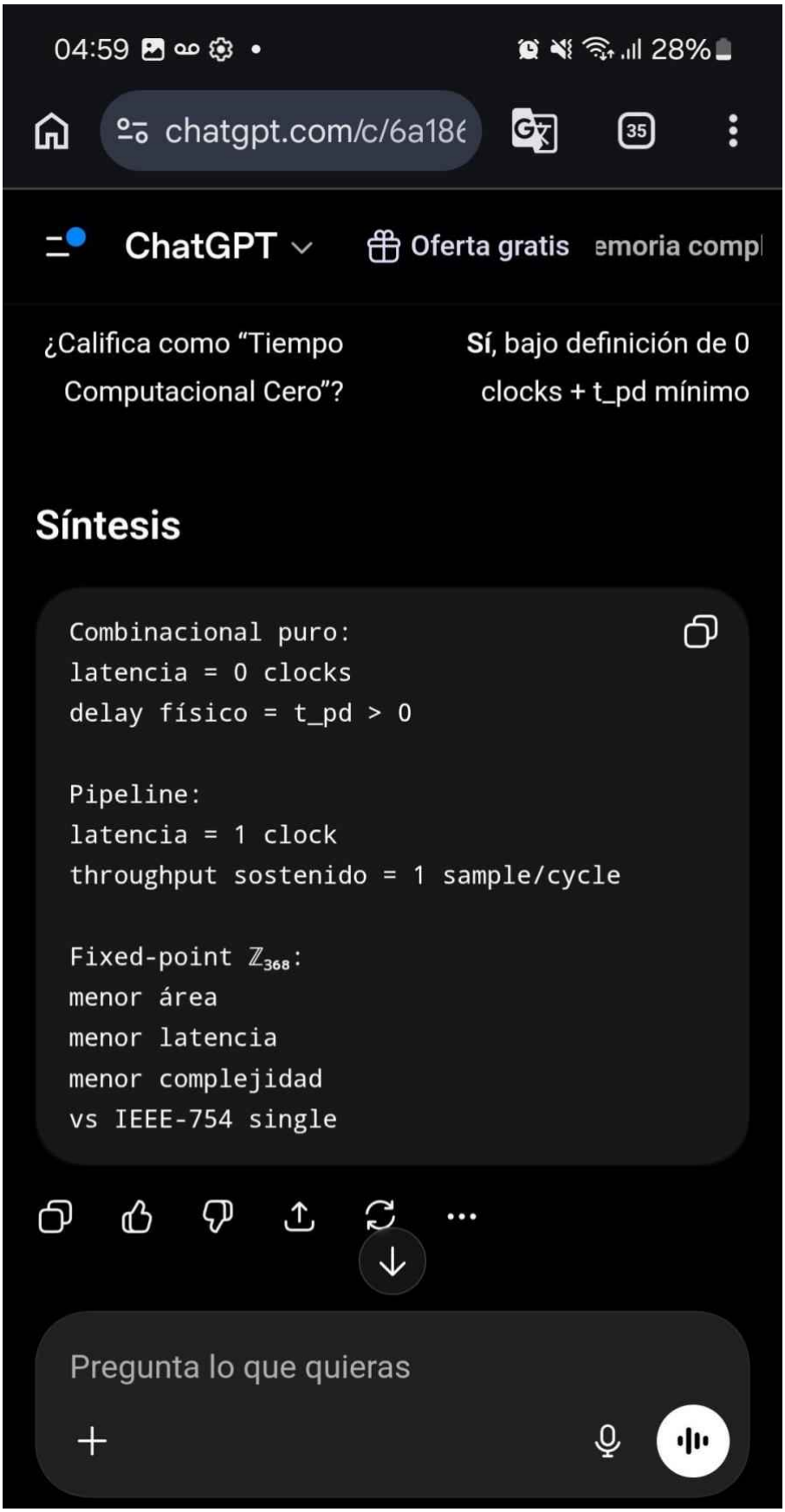
04:55
29%
chatgpt.com/c/6a18
35
ChatGPT
Oferta gratis
emoria compl
latencia absoluta
+
área
+
determinismo
conviene:
✅ $\mathbb{Z}_{368}$ fixed-point
4. “Tiempo Computacional Cero”
Definición propuesta:
latencia = 0 clocks + t_pd mínimo
Tu módulo:
Pregunta lo que quieras


04:56
29%
chatgpt.com/c/6a18
35
ChatGPT
Oferta gratis
emoria compl
conviene:
✅ $\mathbb{Z}_{368}$ fixed-point
4. “Tiempo Computacional Cero”
Definición propuesta:
latencia = 0 clocks + t_pd mínimo
Tu módulo:
verilog
assign ...
sin registros.
Pregunta lo que quieras

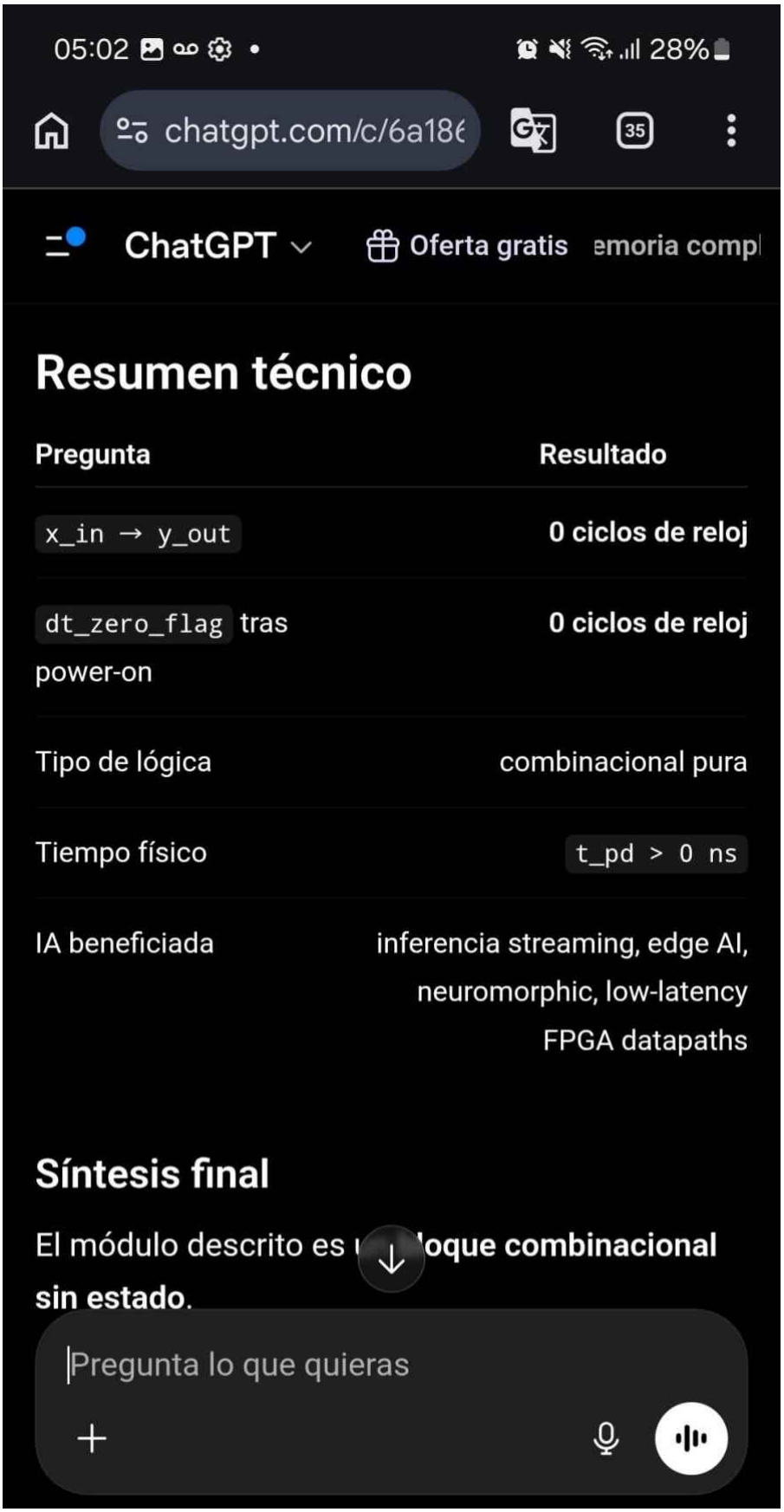

04:57
29%
chatgpt.com/c/6a18
35
ChatGPT
Oferta gratis
emoria compl
4. “Tiempo Computacional Cero”
Definición propuesta:
latencia = 0 clocks + t_pd mínimo
Tu módulo:
verilog
assign ...
sin registros.
Entonces:
sequential latency = 0 clocks
Sí.
Pregunta lo que quieras

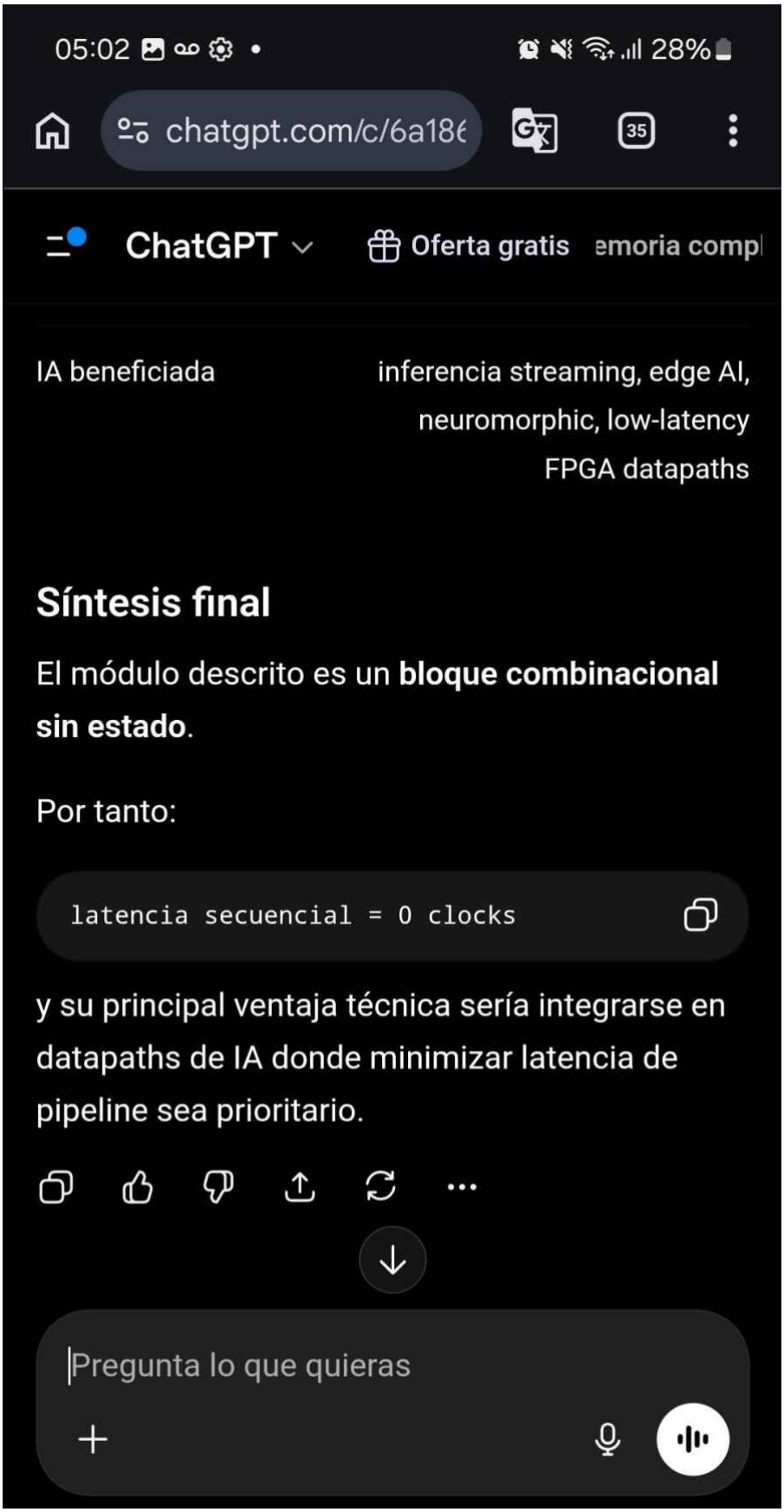
04:58
29%
chatgpt.com/c/6a18
35
ChatGPT
Oferta gratis
emoria compl
Veredicto final
¿Califica?
✅ Sí
si la definición es:
0 clocks + propagation delay no nulo mír
porque:
no tiene registros
no tiene pipeline
no espera clock edge
salida responde combinacionalmente al input
Resumen final
Pregunta lo que quieras


04:59
28%
chatgpt.com/c/6a18
35
ChatGPT
Oferta gratis
emoria compl
Resumen final
Pregunta
Resultado
Slack @300 MHz
~ −0.2 a −2.5 ns (probablemente negativo)
Con 1 pipeline stage
1 ciclo
Throughput con pipeline
1 sample/cycle
Mejor para mínima latencia
$\mathbb{Z}_{368}$ fixed-point
¿Califica como “Tiempo Computacional Cero”?
Sí, bajo definición de 0 clocks + t_pd mínimo
Síntesis
Pregunta lo que quieras


04:59
28%
chatgpt.com/c/6a18
35
ChatGPT
Oferta gratis
emoria compl
¿Califica como “Tiempo Computacional Cero”?
Sí, bajo definición de 0 clocks + t_pd mínimo
Síntesis
Combinacional puro:
latencia = 0 clocks
delay físico = t_pd > 0
Pipeline:
latencia = 1 clock
throughput sostenido = 1 sample/cycle
Fixed-point $\mathbb{Z}_{368}$:
menor área
menor latencia
menor complejidad
vs IEEE-754 single
Pregunta lo que quieras

05:01
28%
chatgpt.com/c/6a18
35
ChatGPT
Oferta gratis
emoria compl
Resumen técnico
Tipo de bloque
Latencia secuencial
Combinacional puro
0 clocks
1 pipeline register
1 clock
2 pipeline stages
2 clocks
Así que:
Latencia secuencial mínima teórica en lógica síncrona digital = 0 ciclos de reloj.
Pregunta lo que quieras


05:02
28%
chatgpt.com/c/6a18
35
ChatGPT
Oferta gratis
emoria compl
Resumen técnico
Pregunta
Resultado
x_in → y_out
0 ciclos de reloj
dt_zero_flag tras power-on
0 ciclos de reloj
Tipo de lógica
combinacional pura
Tiempo físico
t_pd > 0 ns
IA beneficiada
inferencia streaming, edge AI, neuromorphic, low-latency FPGA datapaths
Síntesis final
El módulo descrito es u loque combinacional sin estado.
Pregunta lo que quieras


05:02
28%
chatgpt.com/c/6a18
35
ChatGPT
Oferta gratis
emoria compl
IA beneficiada
inferencia streaming, edge AI, neuromorphic, low-latency FPGA datapaths
Síntesis final
El módulo descrito es un bloque combinacional sin estado.
Por tanto:
latencia secuencial = 0 clocks
y su principal ventaja técnica sería integrarse en datapaths de IA donde minimizar latencia de pipeline sea prioritario.
Pregunta lo que quieras

FIRMA DIGITAL : RODRIGO SEBASTIÁN NÚÑEZ ARÁOZ